

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2000-350101
(P2000-350101A)

(43)公開日 平成12年12月15日(2000. 12. 15)

(51)Int.Cl.	識別記号	F I	テ-リ-ト*(参考)
H 0 4 N	5/335	H 0 4 N 5/335	P
			E
G 0 3 B	5/00	G 0 3 B 5/00	K
H 0 1 L	27/146	H 0 4 N 5/232	Z
H 0 4 N	5/232	H 0 1 L 27/14	A
審査請求 未請求 請求項の数 7 O L (全 15 頁)			

(21)出願番号 特願平11-360534
(22)出願日 平成11年12月20日(1999. 12. 20)
(31)優先権主張番号 特願平11-92964
(32)優先日 平成11年3月31日(1999. 3. 31)
(33)優先権主張国 日本 (J P)

(71)出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地
(72)発明者 中村 信男
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝マイクロエレクトロニクスセン
ター内
(72)発明者 江川 佳孝
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝マイクロエレクトロニクスセン
ター内
(74)代理人 100083161
弁理士 外川 英明

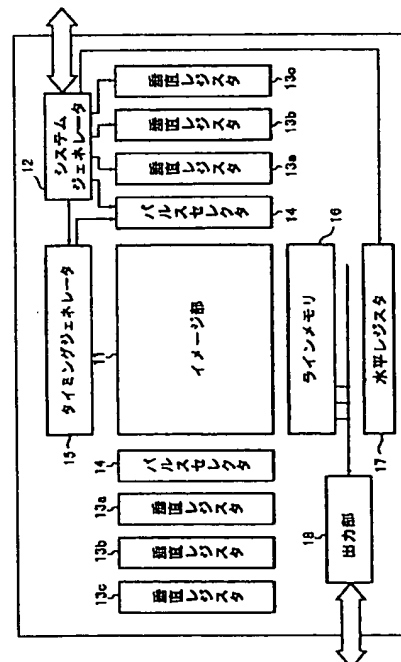
最終頁に続く

(54)【発明の名称】 固体撮像装置及び画像情報取得装置

(57)【要約】

【課題】 CMOS型の固体撮像装置を用いた場合に、効果的な手振れ補正を行うことを可能とする。

【解決手段】 行方向及び列方向に二次元的に配列され入射光量に応じた電荷を生じる光電変換部を有する複数の単位セルと、列方向に配列された複数の単位セルに対応して設けられ各光電変換部に蓄積されている信号電荷に対応した電気信号が読み出される複数の垂直信号線とを有するイメージ部11と、撮影時の手振れ情報を取得する手振れ情報取得手段と、手振れ情報取得手段で取得された手振れ情報に基づきイメージ部の一定領域を特定する領域特定手段と、領域特定手段で特定された領域に含まれる各单位セルから選択的に垂直信号線へ電気信号を読み出させる制御手段12、15とを有する。



【特許請求の範囲】

【請求項1】実効的に画像信号を生成する撮像領域よりも大きな画素数の受光面を有する撮像部と、この撮像部における複数の画素行を選択する行選択回路と、この行選択回路に対し制御信号を出力する制御回路とを具備し、前記撮像領域が手振れ情報に基づいて特定される固体撮像装置において、

前記行選択回路は、同時に3行以上の画素行を選択可能であることを特徴とする固体撮像装置。

【請求項2】前記行選択回路は、初期化用の第1、第2の垂直レジスタ及び信号読み出し用の第3の垂直レジスタを有し、

前記制御回路は、前記第1、第2の垂直レジスタを1フレームまたは1フィールド毎に切り替えて動作させるとともに、少なくとも前記撮像領域に対応する各画素行が選択されるように前記第3の垂直レジスタを制御して読み出し動作を行うことを特徴とする請求項1記載の固体撮像装置。

【請求項3】前記制御回路は、前記第1、第2の垂直レジスタの各動作を1フレームまたは1フィールドより長い期間に亘って連続的に行わせることを特徴とする請求項2記載の固体撮像装置。

【請求項4】前記制御回路は、前記撮像領域以外の前記撮像部に対応する各画素行が選択される際に前記第3の垂直レジスタを高速動作させることを特徴とする請求項2または請求項3記載の固体撮像装置。

【請求項5】前記撮像部における複数の画素列を選択する水平選択回路をさらに具備し、前記制御回路は、手振れ情報に基づいて前記撮像領域に対応する各画素列が選択されるように前記水平選択回路を制御することを特徴とする請求項1乃至請求項4のいずれか1項記載の固体撮像装置。

【請求項6】請求項1乃至請求項5のいずれか1項記載の固体撮像装置と、

撮影時の手振れ情報取得手段と、

この手振れ情報取得手段で取得された手振れ情報に基づき前記固体撮像装置における撮像領域を特定する領域特定手段とを具備することを特徴とする画像情報取得装置。

【請求項7】請求項1乃至請求項5のいずれか1項記載の固体撮像装置と、

この固体撮像装置における撮像部の各画素から読み出された電気信号にそれぞれ応じた信号情報を記憶する記憶手段と、

撮影時の手振れ情報を取得する手振れ情報取得手段と、前記手振れ情報取得手段で取得された手振れ情報に基づき前記固体撮像装置における撮像領域を特定し、この撮像領域と対応する信号情報を前記記憶手段から選択的に出力させる領域特定手段とを具備することを特徴とする

画像情報取得装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固体撮像装置及びこれを用いた画像情報取得装置に係り、特にその手振れ補正技術に関するものである。

【0002】

【従来の技術】近年固体撮像装置として、CMOS型（増幅型或いはAPS型と呼ばれる場合もある）の固体撮像装置（CMOSイメージセンサ）が、モバイル機器向けの低消費電力型固体撮像装置として開発・製品化されている。さらに、このCMOSイメージセンサは、低消費電力であるという特徴を生かして、動画情報を扱うことのできるPCカメラや、高画質が要求されるデジタルカメラ、DVカメラ、ATVカメラ等にも採用されようとしている。通常、NTSC方式、DVC（デジタルビデオカムコード）、ATV（アドバンスドTV）カメラ等には、手振れ補正方式が広く採用されている。この手振れ補正は、撮影時における低周波（5Hz程度）の手のゆれを感知し、そのずれ量を検出してカメラシステムにフィードバックをかけるものであり、表示画面には手のゆれの影響がでないようにするものである。手振れ補正を行う場合、手振れ量に応じて表示領域を変更するために、実際に画面に表示する画素数よりも多くの画素をチップ上に配置し、画面に表示する領域のみを切り出して表示を行う必要がある。従来、CCDイメージセンサを用いた手振れ補正についてはいくつかの方法が考案されているが、CMOSイメージセンサを用いた手振れ補正については特に有効な方法は考案されていない。

【0003】CCDイメージセンサでは、その動作原理上、任意の画素を指定することができず（ランダムアクセスができない）、読み出しに際して全画素をアクセスする必要がある。そのため、CCDイメージセンサを用いて手振れ補正を行う場合、垂直方向については画面に表示しない画素に蓄積されている電荷を捨て、水平方向については水平方向の全画素を読み出した後、画面に表示する領域の画像信号を取り出すようにしている。一方、CMOSイメージセンサは、ランダムアクセスが可能であるという特徴を有し、また、各水平期間に1行分ずつ読み出しを行うライン読み出し型のセンサであるという特徴を備えている。このように、CMOSイメージセンサはCCDイメージセンサとは全く異なる特徴を備えたものであり、CCDイメージセンサで採用されているのと同様の手振れ補正方式をそのままCMOSイメージセンサの手振れ補正に用いることは適切ではない。

【0004】

【発明が解決しようとする課題】このように、従来CMOSイメージセンサを用いたカメラの手振れ補正については有効な方法が考案されておらず、また、CCDイメージセンサで用いられている手振れ補正方式をそのまま

CMOSイメージセンサに適用することも有効な方法とは言えなかった。本発明は、効果的な手振れ補正を行うことが可能なCMOSイメージセンサ等の固体撮像装置、及びこれを用いた画像情報取得装置を提供することを目的とする。

【0005】

【課題を解決するための手段】本発明に係る固体撮像装置は、実効的に画像信号を生成する撮像領域よりも大きな画素数の受光面を有する撮像部と、この撮像部における複数の画素行を選択する行選択回路と、この行選択回路に対し制御信号を出力する制御回路とを具備し、前記撮像領域が手振れ情報に基づいて特定される固体撮像装置において、前記行選択回路は、同時に3行以上の画素行を選択可能であることを特徴とする。本発明においては、任意の行及び列から画像信号を読み出すことができるCMOSイメージセンサの特質を利用し、手振れ情報に基づいて撮像部の一部領域が撮像領域として特定される。また行選択回路により、各行からの画像信号の読み出しとは独立に、各行を所定のタイミングで選択して初期化する電子シャッタ動作を行うことができるように構成されている。しかも行選択回路は、同時に3行以上の画素行を選択可能であるので、電子シャッタ動作（或いは信号読み出し）のための各行のシフト動作を1フレームまたは1フィールドより長い期間に亘って連続させることができ、撮像部において特定された撮像領域よりも広い領域へのアクセスが行われる場合の制御性が高められる。

【0006】また、このような固体撮像装置を用いた本発明に係る画像情報取得装置は、第1に、前記固体撮像装置と、撮影時の手振れ情報情報を取得する手振れ情報取得手段と、この手振れ情報取得手段で取得された手振れ情報に基づき前記固体撮像装置における撮像領域を特定する領域特定手段とを具備することを特徴とする。CMOSイメージセンサは、ランダムアクセスが可能であるため、任意の行及び列から画像信号を読み出すことができる。第1の画像情報取得装置では、このCMOSイメージセンサの特質を利用し、手振れ情報に基づいて撮像部の一定領域を特定し、特定された領域から選択的に画像信号を読み出すようにしている。そのため、撮像部の全領域から画像信号を読み出す場合に比べて、1フレーム或いは1フィールド期間を一定とした場合、読み出しレートを遅くすることができる。したがって、本発明によれば、CMOSイメージセンサを用いた効果的な手振れ補正を行うことができる。さらに本発明に係る画像情報取得装置は、第2に、前記固体撮像装置と、この固体撮像装置における撮像部の各画素から読み出された電気信号にそれぞれ応じた信号情報を記憶する記憶手段と、撮影時の手振れ情報を取得する手振れ情報取得手段と、前記手振れ情報取得手段で取得された手振れ情報に基づき前記固体撮像装置における撮像領域を特定し、こ

の撮像領域と対応する信号情報を前記記憶手段から選択的に出力させる領域特定手段とを具備することを特徴とする。

【0007】第2の画像情報取得装置では、領域特定手段で特定される領域よりも広い領域からの画像情報を予め読み出して記憶しておき、手振れ情報に基づいて一定領域を特定するようにしている。このように、特定される領域よりも広い領域から画像情報を予め読み出すことにより、読み出された画像情報を用いて種々の処理（例えば、手振れ情報の取得等）を行うことができる。したがって、本発明によれば、CMOSイメージセンサを用いた効果的な手振れ補正を行うことができる。

【0008】

【発明の実施の形態】以下、本発明の実施形態を図面を参照して説明する。

（実施形態1）まず、本発明の第1の実施形態について説明する。図1は、CMOS型固体撮像装置（CMOSイメージセンサ）のセンサブロックの全体構成を示したブロック図である。図1に示したCMOS型固体撮像装置は、主として、イメージ部11、システムジェネレータ12、垂直レジスタ（行選択回路）13a～13c、パルスセレクト14、タイミングジェネレータ15、ラインメモリ16、水平レジスタ（水平選択回路）17及び出力部18によって構成され、これらの各要素は同一の半導体基板（シリコン基板等）上に形成されている。イメージ部11は、行方向及び列方向に二次元的に配列された多数の単位セル等によって構成されている。図2は、単位セルの構成を示したものであり、各単位セルは、光電変換部となるフォトダイオード21、読み出しトランジスタ22、増幅トランジスタ23、アドレストランジスタ24、リセットトランジスタ25、検出部26等によって構成されている。列方向に配列された各単位セル内の各増幅トランジスタ23には共通の垂直信号線27が接続されており、この垂直信号線27にはフォトダイオード21に蓄積されている信号電荷に対応した電気信号（画像信号）が読み出される。また、行方向に配列された各単位セル内の各読み出しトランジスタ22、各アドレストランジスタ24及び各リセットトランジスタ25には、それぞれ共通の読み出し制御線28、アドレス制御線29及びリセット制御線30が接続されている。さらに、列方向に配列された各単位セル内の各アドレストランジスタ24及び各リセットトランジスタ25には、共通の電源線31が接続されている。

【0009】システムジェネレータ12には、垂直同期信号、水平同期信号、インタレース走査／プログレッシブ走査の選択信号、ランダムアクセス時のアドレス信号（垂直レジスタ13aや水平レジスタ17のスタートアドレス）、電子シャッタ制御信号等の各種外部制御信号が外部から供給されるようになっている。システムジェネレータ12は、これらの外部制御信号に基づき、タイ

ミングジェネレータ15と協働してCMOSイメージセンサの動作を制御するための内部制御信号を生成し、垂直レジスタ13a~13c、水平レジスタ17等へ出力する。垂直レジスタ（信号読み出し用の垂直レジスタ）13aは、イメージ部11の行方向に設けられた各単位セルを所定のタイミングで選択するためのものであり、選択された各単位セル内のフォトダイオードに蓄積されている信号電荷に対応した電気信号が垂直信号線に読み出される。垂直レジスタ（初期化用の垂直レジスタ）13b及び13cもイメージ部11の行方向に設けられた各単位セルを所定のタイミングで選択するものであり、選択された各単位セル内のフォトダイオードに蓄積されている不要な電荷が排出されてフォトダイオードが初期状態となる。

【0010】パルスセクタ14は、垂直レジスタ13a、13b及び13cによって指定される行に対して選択信号を供給するものである。具体的には、タイミングジェネレータ15からのタイミング信号を受けて、選択された行の読み出し制御線28、アドレス制御線29及びリセット制御線30に対して、所定のタイミングで制御信号が供給される。なお、図に示した例では垂直レジスタ13a~13c及びパルスセクタ14を左右に配置しているが、これらは片側に配置するようにしてもよい。さらに、多重出力の行選択回路により同時に3行分の単位セルを選択できる構成であれば、3本の垂直レジスタ13a~13cは本実施形態において必須のものではない。例えば、垂直レジスタ13a及びパルスセクタ14のみで3行以上のシフト動作を並行して行い得る論理回路構成を採用することにより、大幅な回路面積の縮小を図ることも可能である。ラインメモリ16は、垂直信号線を通して読み出された画像信号を記憶するものでノイズキャンセラ回路等からなり、ラインメモリ16に読み出された信号は水平レジスタ17によって出力部18から順次外部へ出力されるようになっている。出力部18はCDS回路、AGC回路、A/D変換回路等からなり、デジタル信号として外部に画像信号を出力することが可能である。

【0011】図3は、図1に示したイメージ部11に対応したイメージ領域を示したものである。イメージ領域は、垂直方向N行、水平方向M列のN×Mの画素で構成されている。イメージ領域のうち、外側の一定領域は黒信号を出力するOB（オプティカルブラック）画素領域となっており、OB画素領域の内側の領域が受光面として光に感知する有効画素領域（撮像部）となっている。実際にCRTやLCDの画面に表示される領域は有効画素領域よりも小さい実効画素領域（撮像領域）であり、実効画素領域の外側は手振れ補正用の補正画素領域となっている。なお、実効画素領域の位置は手振れ補正情報に応じて有効画素領域内で変動するものであり、実効画素領域の変動に応じて補正画素領域も変動する。本実施

形態では、手振れセンサ等によって得られる手振れ情報に基づき、図3に示した実効画素領域（Xa~Xb列、Ya~Yb行の範囲の領域）を特定し、特定された実効画素領域に含まれる単位画素から選択的に画像信号を読み出すようにしている。すなわち、手振れ補正の情報に基づいて実効画素領域が決められると、垂直方向及び水平方向それぞれに対するアドレス情報が図1に示したシステムジェネレータ12に与えられる。アドレス情報としては、スタートアドレスだけでもよいし、スタートアドレス及びストップアドレスの両方でもよい。例えばスタートアドレス（Xa列、Ya行）がシステムジェネレータ12に与えられると、垂直方向については、Ya行に対応するアドレスを垂直レジスタ13aのスタートアドレスとし、このスタートアドレスに対応する行から順次画像信号が読み出される。水平方向については、Xa列に対応するアドレスを水平レジスタ17のスタートアドレスとし、このスタートアドレスに対応する列の画像情報が記憶されている位置からラインメモリ16内の画像情報が順次読み出される。

【0012】図4は、本実施形態の動作の一例について、垂直レジスタ13a~13cの動作（シフト動作）を模式的に示したものである。図4の横軸は時間軸、縦軸は垂直方向の画素位置を示したものである。すなわち、図4では、時間の経過とともに垂直方向の画素（垂直方向の行）がどのように選択されるかが模式的に示されている。垂直レジスタ13a、13b及び13cの動作が、それぞれ図4のa~cに対応する。VDは垂直同期信号であり、1フレーム（プログレッシブ走査等の場合）或いは1フィールド（インタレース走査等の場合）は垂直ブランキング期間と垂直有効期間からなる。なお、図4では、2フレーム（或いは2フィールド）分の動作についてのみ示している。また、本実施形態において、以後の説明は、原則としてプログレッシブ走査を前提にする。手振れ情報に基づいて実効画素領域（切り出し領域）が特定されると、それに対応してランダムアクセス型の垂直レジスタ13aのスタートアドレスが決められ、このスタートアドレスに対応する行から順次画像信号が読み出される（図4の（a）に対応）。また、各行の読み出し動作時よりも一定期間前に垂直レジスタ13b或いは13cによって各行を選択することにより、選択された行のフォトダイオードに蓄積されている不要な電荷を排出してフォトダイオードを初期状態にしている。この初期化動作は図4の（b）及び（c）で示され、初期化動作時から読み出し動作時までの蓄積期間は各行及び各フレーム（インタレース走査の場合には各フィールド）で一定となっている。したがって、手振れ補正を行っても各行の感度を一定にすることができ、画像品質の劣化を防止することができる。

【0013】ここで本例では、垂直レジスタ13b及び13cがランダムアクセス型でない場合を想定してお

り、垂直レジスタ13b及び13cによって全ての行が選択されることになる。したがって、垂直レジスタ13b及び13cによる全行の初期化動作は、1フレーム（フィールド）期間よりも長くなっている。すなわち、2本の垂直レジスタ13bと垂直レジスタ13cは、フレーム（フィールド）毎に切り替わって動作するように制御されている。これにより、垂直レジスタ13b及び13cの一方による行選択動作が全有効画素領域の最終行に達する前にも、垂直レジスタ13b及び13cの他方による次のフレーム（フィールド）における行選択動作を開始することが可能となっている。したがって、図4の(b)及び(c)で示すように、垂直レジスタ13b及び13cによる行選択動作を、1フレーム（フィールド）よりも長い期間に亘って行わせることができる。図4に示した読み出し動作及び初期化動作は、水平ブランキング期間で行われる。図8は、この水平ブランキング期間の動作を示したタイミングチャートである。水平ブランキング期間では、まず読み出し動作が行われる行の各アドレストランジスタ24（図2参照）をオン状態にする。さらに、リセットトランジスタ25をオン状態にすることによって、検出部26の電位を所定の電位にリセットする。続いて、読み出しトランジスタ22をオン状態にすると、フォトダイオード21の寄生容量に蓄積されている電荷に対応して検出部26の電圧が変化し、検出部26の信号電圧が増幅トランジスタ23を介して垂直信号線27に読み出される。

【0014】一方、初期化動作を行う行の各読み出しトランジスタ22も読み出し動作を行う行の読み出しトランジスタ22と同じタイミングでオン状態となる。これにより、初期化動作を行う行の各フォトダイオード21が初期状態となる。すなわち、図4に示されるように、読み出し動作（図4の(a)に対応）と初期化動作（図4の(b)、(c)に対応）とは、時間的にオーバーラップしている期間があり、図8では、図4のa～cで示される各期間がオーバーラップしている場合を示している。なお、初期化動作のタイミングを適当に設定することにより、各行の蓄積期間を一定にした電子シャッタ動作を行うことができる。また、蓄積期間を蛍光灯フリッカのフリッカ周期と対応させることにより、フリッカによる画像品質の劣化を防止することができる。さらに、フレーム（フィールド）毎に垂直レジスタ13b及び13cによる初期化動作の開始タイミングを変化させ、各フレーム（フィールド）における蓄積期間を可変としながら、同一フレーム（フィールド）内の蓄積期間は一定化するような制御も可能である。図5は、本実施形態の動作の他の例について、図4に示した例と同様、垂直レジスタ13a～13cの動作を模式的に示したものである。本動作例の基本的な動作は図4及び図8を用いて説明した動作例と同様であり、以下、本例の特徴的な動作について説明する。

【0015】図4に示した例では、読み出し用の垂直レジスタ13aはランダムアクセス方式で、初期化用の垂直レジスタ13b及び13cはランダムアクセス方式ではない場合を想定していたが、図5に示した例では、垂直レジスタ13aの他、垂直レジスタ13b及び13cもランダムアクセス方式としている。このように、垂直レジスタ13b及び13cもランダムアクセス方式とすることにより、手振れ情報に基づいて特定される実効画素領域（切り出し領域）に対応した各行についてのみ初期化を行えばよい。したがって、各初期化動作（図5の(b)、(c)に対応）を時間的にオーバーラップしないようにすることができるため、初期化用の垂直レジスタを1本にすることも可能である。ただし、初期化用の垂直レジスタを1本にした場合は、各フレーム（フィールド）における蓄積期間を可変としながら、同一フレーム（フィールド）内の蓄積期間は常に一定に保つような制御を行うことが困難となる。以下に、この理由について説明する。図10は、初期化用の垂直レジスタを1本としたCMOS型固体撮像装置において、まず信号読み出し用及び初期化用の垂直レジスタの相対的なタイミング関係を固定し、各フレーム（フィールド）における蓄積期間を一定とした場合の動作タイミングを示すものである。図10中読み出し制御パルスは、信号読み出し用の垂直レジスタの行選択動作を開始させる信号であり、初期化制御パルスは、初期化用の垂直レジスタの行選択動作を開始させる信号である。

【0016】図10に示すように、初期化用の垂直レジスタが信号読み出し用の垂直レジスタよりも先に行選択を行うタイミング（タイミングt1、t2）が固定されている。すなわち、初期化用及び信号読み出し用の垂直レジスタが行選択を行う時間差は常に一定（t2-t1）である。このように、信号読み出し用及び初期化用の垂直レジスタの行選択タイミングが相対的には固定であった場合は、信号読み出し用の垂直レジスタ及び初期化用の垂直レジスタはともに、あるフレーム（フィールド）における実効（或いは有効）画素領域の初段から終段までの行選択動作を行い、その後再び初段に戻って次のフレーム（フィールド）の行選択動作を始めることができる。次に、初期化用の垂直レジスタを1本としたCMOS型固体撮像装置において、初期化用の垂直レジスタが信号読み出し用の垂直レジスタよりも先に行選択を行うタイミングを変化させ、各フレーム（フィールド）における蓄積期間を可変とした場合の動作タイミングを図11に示す。図11において、第1のフレームでは図10と同様のタイミングt1で発生した初期化制御パルスにより、初期化用の垂直レジスタの行選択動作を開始している。その後第2のフレームに対応した初期化動作のため、第1のフレームにおける初期化用の垂直レジスタの行選択動作が終段まで達していないうちに、図11中のタイミングt3にて初期化制御パルスが発生したとする。このと

き、初期化用の垂直レジスタにおいては、第1のフレームに対応してタイミング1で開始された初段からの行選択動作がタイミング3で途切れ、以降第2のフレームのための行選択動作が初段に戻って行われることになる。

【0017】これにより、図11中のタイミング2で発生した読み出し制御パルスに基づき、信号読み出し用の垂直レジスタの行選択動作が開始して第1のフレームの信号読み出しを行う際、タイミング1で開始された行選択動作で選択指定された画素行と選択指定されなかった画素行との間で、蓄積期間の差が生じてしまう。このように蓄積期間の差が生じると、読み出し出力レベルが画素行の位置に依存して変動し、固体撮像装置の出力信号を表示装置に表示させた場合に横筋等の画像ノイズが発生する原因となる。一方、初期化用の垂直レジスタを2本とした本実施形態のCMOS型固体撮像装置において、図11と同様、各フレーム（フィールド）における蓄積期間を可変とした場合の動作タイミングを図12に示す。この場合、初期化用の垂直レジスタ13b及び13cが信号読み出し用の垂直レジスタよりも先に選択を行うタイミングを変化させることで、各フレーム（フィールド）における蓄積期間は可変となる。さらに図12からも判るように、本実施形態の固体撮像装置においては、2本の初期化用の垂直レジスタ13b及び13cをフレーム（フィールド）単位で交互に動作させている。すなわち、初期化のための行選択動作をフレーム（フィールド）単位で2本の初期化用の垂直レジスタ13b及び13c交互に振り分けている。

【0018】したがって、第1のフレームにおける初期化用の垂直レジスタ13bの行選択動作が終段まで達していないうちに、第2のフレームに対応した初期化動作のための初期化制御パルスが発生したとしても、ここでは初期化用の垂直レジスタ13bの行選択動作が途中で途切れることがなく、初期化用の垂直レジスタ13cの行選択動作が開始される。こうして、各フレーム（フィールド）における蓄積期間を可変としながら、同一フレーム（フィールド）内の蓄積期間は常に一定に保つような制御を行うことが可能となる。すなわち本例でも、初期化動作時から読み出し動作時までの蓄積期間は各行で一定となっており、手振れ補正を行っても各行の感度を一定にすることができ、画像品質の劣化を防止することができる。図6は、本実施形態の動作のさらに他の例について、図4に示した例と同様、垂直レジスタ13a～13cの動作を模式的に示したものである。本動作例の基本的な動作は図4及び図8を用いて説明した動作例と同様であり、以下、本例の特徴的な動作について説明する。図4に示した例では、読み出し用の垂直レジスタ13aはランダムアクセス方式で、初期化用の垂直レジスタ13b及び13cはランダムアクセス方式ではない場合を想定していたが、図6に示した例では、垂直レジ

スタ13a、13b及び13cいずれもランダムアクセス方式でない場合を想定している。

【0019】読み出し用の垂直レジスタ13aがランダムアクセス方式ではないため、垂直レジスタ13aによって全ての行がアクセスされることになる。そこで、本例では、手振れ情報に基づいて特定される実効画素領域（切り出し領域）に対応した行以外の行、すなわち実際に画面に表示しない行については、垂直レジスタ13aを高速動作させるようにしている。このためには、例えば画面に表示しない行に関し水平有効期間の動作を省略して、図8に示すような水平ブランキング期間の動作だけを行えばよい。初期化用の垂直レジスタ13b及び13cに関しては、図4に示す例と同様、2本の垂直レジスタ13b及び13cをフレーム（フィールド）毎に切り替えて使用することで、それぞれの動作を1フレーム（フィールド）よりも長い期間に亘って行わせることができる。なお信号読み出し用の垂直レジスタ13aについても、2本がフレーム（フィールド）毎に切り替わって動作するよう構成することで、ランダムアクセス方式でないものを高速動作させることなく使用することが可能である。或いは、3本の垂直レジスタ13a～13cのうちの2本を信号読み出し用、残り1本を初期化用として、初期化用のものをランダムアクセス方式とするか、画面に表示しない行で高速動作させてもよい。

【0020】実効画素領域については図4に示した例と同様であり、初期化動作時から読み出し動作時までの蓄積期間は各行及び各フレームで一定となっている。したがって、図4に示した例と同様、手振れ補正を行っても各行の感度を一定にすることができ、画像品質の劣化を防止することができる。ただしここでも、フレーム（フィールド）毎に垂直レジスタ13b及び13cによる初期化動作の開始タイミングを変化させ、各フレーム（フィールド）における蓄積期間を可変としてもよい。図7は、本実施形態の動作のさらに他の例について、図4に示した例と同様、垂直レジスタ13a～13cの動作を模式的に示したものである。本動作例の基本的な動作は図4及び図8を用いて説明した動作例と同様であり、以下、本例の特徴的な動作について説明する。本例も図6に示した例と同様、垂直レジスタ13a、13b及び13cいずれもランダムアクセス方式でない場合を想定している。図6に示した例では、手振れ情報に基づいて特定される実効画素領域に対応した行以外の行（実際に画面に表示しない行）について、垂直レジスタ13aのみを高速動作させるようにしたが、本例では垂直レジスタ13aの他、垂直レジスタ13b及び13cについても、実効画素領域に対応した行以外の行に対して高速動作を行っている。

【0021】したがって、各初期化動作（図7の（b）、（c）に対応）を時間的にオーバーラップしないようにすることができるため、初期化用の垂直レジ

タを1本にすることも可能である。ただし図5に示した例と同様、各フレーム（フィールド）における蓄積期間を可変としながら、同一フレーム（フィールド）内の蓄積期間は常に一定に保つような制御を行うことは困難となる。本実施形態においても、図4等に示した例と同様、初期化動作時から読み出し動作時までの蓄積期間は各行及び各フレームで一定となっている。したがって、本例においても手振れ補正を行っても各行の感度を一定にすることができ、画像品質の劣化を防止することができる。図9は、本実施形態の動作の一例について、水平方向の読み出し動作を示したものである。すでに述べたように、各画素で光電変換された画像信号は水平ブランキング期間に垂直信号線に読み出されるが、垂直信号線に読み出された信号は、図1に示したラインメモリ16に一旦蓄えられた後、水平有効期間に水平レジスタ17によって出力部18に順次読み出される。手振れ情報に基づいて実効画素領域（切り出し領域）が特定されると、それに対応してランダムアクセス型の水平レジスタ17のスタートアドレスが決められ、このスタートアドレスに対応する列をスタートアドレスとして各画像信号がラインメモリ16から順次読み出される。図9に示した例では、 n フレームでは各水平有効期間において Xa 列の画像信号から順次読み出しが行われ、その次の $(n+1)$ フレームでは各水平有効期間において Xc 列の画像信号から順次読み出しが行われている。このように、手振れ情報に応じて各フレームにおける水平レジスタ17のスタートアドレスを変化させることにより、実効画素領域に対応した列の画像信号のみを選択的に読み出すことができる。

【0022】このように、本実施形態では、垂直方向及び水平方向いずれも、手振れ情報に基づいて特定される実効画素領域に含まれる画素からのみ選択的に画像信号を読み出すようにしている。これは、CMOSイメージセンサでは、CCDイメージセンサとは異なり、ランダムアクセスによって任意の行及び列を指定することができるからである。CCDイメージセンサでは、その動作原理上、ランダムアクセスができないために、読み出しに際して全画素をアクセスする必要がある。そのため、手振れ補正を行う場合、垂直方向については実際に画面表示を行う実効画素領域以外の画素に蓄積されている電荷を捨て、水平方向については水平方向の全画素を読み出した後、実効画素領域の画像信号のみを取り出すようにしている。したがって、CCDイメージセンサで手振れ補正を行う場合には、手振れ補正を行わない場合に比べて、水平方向の実効画素数を一定とした場合には読み出しレートを速くしなければならず、読み出しレートを一定とした場合には水平方向の実効画素数を少なくしなければならない。これに対して、本実施形態では、CMOSイメージセンサのランダムアクセス機能を利用して、実効画素領域に含まれる画素からのみ選択的に画像

信号を読み出すようにしている。

【0023】したがって、CCDイメージセンサで手振れ補正を行う場合に比べて、水平方向の実効画素数を一定とした場合には読み出しレートを速くすることができ、読み出しレートを一定とした場合には水平方向の実効画素数を多くすることができる（水平方向の解像度を高めることができる）。言い換えると、本実施形態では、手振れ補正を行わない場合のデータレートと同じデータレートで画像信号の読み出しを行うことが可能となる。図13は、図1に示したセンサブロックを用いて構成したカメラシステムの主要部の構成例を示したブロック図である。このカメラシステムには、例えば3板式のものが用いられ、レンズ系を介して入射した光がプリズムによってRGBに色分解され、色分解された光がセンサブロック101（図1に示したセンサブロックと同様の構成を備えている）のイメージ部によって光電変換される。センサブロック101の構成や動作の詳細については、すでに説明した通りである。手振れ（撮影時における低周波（5Hz程度）のゆれ）の検出は、手振れ検出部102によって行われる。この手振れ検出部102に用いる手振れセンサには例えば角速度センサが用いられ、角速度センサを垂直方向及び水平方向の2方向に配置して手振れを検出する。手振れ検出部102からの手振れ情報は領域特定部103に送られる。この領域特定部103では、手振れ検出部102で検出された手振れ量に応じて、フレーム毎にセンサブロック101のイメージ部の一定領域（実効画素領域）を特定する。具体的には、すでに説明したように、垂直方向及び水平方向それぞれに対するアドレス情報として、例えばスタートアドレス（ Xa 列、 Ya 行）を図1に示したシステムジェネレータ12に与える。これにより、図1に示したイメージ部11の一定領域からのみ画像情報が読み出されることになる。

【0024】センサブロック101から読み出された画像情報は、DSP等からなる処理ブロック104に入力する。処理ブロック104では、センサブロック101の出力部18（図1参照、CDS回路、AGC回路、A/D変換回路等からなる）からの信号を受けて、種々の信号処理（AE（オートエクスポージャー）処理、AF（オートフォーカス）処理、AWB（オートホワイトバランス）処理、色信号処理等）等が行われる。また、この処理ブロック104では、表示部105（表示用モニタ等）に対するインターフェース制御や、記録部106（記録媒体は、EEPROM、MD、DVD、HDD等）に対するインターフェース制御等も行われる。さらに、この処理ブロック104からは、センサブロック101に対して制御信号等の送出も行われる。すでに述べたように、本実施形態では、CMOSイメージセンサのランダムアクセス機能を利用して、実効画素領域に含まれる画素からのみ画像信号を読み出すことにより、手振

れ補正を行わない場合のデータレートと同じデータレートで読み出しを行うことが可能となる。したがって、図13に示したカメラシステムでは、単一のマスタークロックのみでシステムの構築が可能であり、システムの簡単化と低消費電力化を図ることができる。

【0025】具体的には、センサブロック101から処理ブロック104へ画像信号を取り出す際のデータレート（図1のラインメモリ16から画像信号を読み出す際のデータレートに対応）、処理ブロック104で信号処理を行う際のデータレート、記録媒体106へ画像信号を書き込む際のデータレートを、いずれもデータレートM1（例えば、13.5MHz）にすることができる。これにより、センサブロック101の内部及び外部でそれぞれ使用されるクロック間の干渉に起因するノイズの発生を抑制することが可能になる。なお、図13に示した例では、センサブロック101と処理ブロック104とを別々のICチップで構成しているが、センサブロック101と処理ブロック104とを同一のICチップ内に集積化するようにしてもよい。本実施形態は、インタレース動作を行うNTSC/PAL方式やDV方式にも、次世代TVと言われるプログレッシブ動作のATVにも適用することが可能である。

（実施形態2）次に、本発明の第2の実施形態について説明する。CMOS型固体撮像装置（CMOSイメージセンサ）のセンサブロックの基本的な構成は図1に示したものと同様であり、センサブロック内のイメージ部を構成する単位セル等の構成は図2に示したものと同様である。また、図1に示したイメージ部に対応したイメージ領域の構成についても図3に示したものと同様である。したがって、これらについての詳細な説明は第1の実施形態を参照するものとし、ここではこれらの説明は省略する。

【0026】本実施形態では、図3に示したイメージ領域の少なくとも有効画素領域に含まれる全画素から画像信号を読み出すようにしている。通常は、イメージ領域に含まれる（N×M）個の全画素から画像信号を読み出すようにしている。読み出しは1フレーム期間内に行われ、手振れ補正を行わない場合の読み出しレートM1（例えば13.5MHz）に比べて高い読み出しレートM2（例えば18.0MHz）で読み出しが行われる。読み出された全画素分の画像情報はバッファメモリに蓄えられる。その後、手振れセンサ等によって得られる手振れ情報に基づいて実効画素領域（図3に示したXa〜Xb列、Ya〜Yb行の範囲の領域）を特定し、特定された領域に対応するバッファメモリのアドレスに記憶されている画像信号を読み出す。これにより、手振れ情報に応じた実効画素領域のみが画面上に表示される。図14は、本実施形態の動作の一例について、垂直レジスタ13a〜13cの動作を模式的に示したものである。図14の横軸は時間軸、縦軸は垂直方向の画素位置を示した

ものである。すなわち、図14では、時間の経過とともに垂直方向の画素（垂直方向の行）がどのように選択されるかが模式的に示されている。垂直レジスタ13a、13b及び13cの動作が、それぞれ図14のa〜cに対応する。VDは垂直同期信号であり、1フレーム（プログレッシブ走査等の場合）或いは1フィールド（インタレース走査等の場合）は垂直ブランキング期間と垂直有効期間からなる。なお、図14では、2フレーム（或いは2フィールド）分の動作についてののみ示している。また、本実施形態においても、以後の説明は、原則としてプログレッシブ走査を前提にする。

【0027】本例では、読み出しレートM2（例えば18.0MHz）でイメージ領域に含まれる（N×M）個の全画素から画像信号が読み出される。また、各行の読み出し動作時よりも一定期間前に垂直レジスタ13b或いは13cによって各行を選択することにより（フレーム毎に垂直レジスタ13bと垂直レジスタ13cとを切り替えている）、選択された行のフォトダイオードに蓄積されている不要な電荷を排出してフォトダイオードを初期状態にしている。この初期化動作は図11（b）及び（c）で示され、初期化動作時から読み出し動作時までの蓄積期間は各行及び各フレームで一定となっている。したがって、手振れ補正を行っても各行の感度を一定にすることができ、画像品質の劣化を防止することができる。なお、初期化動作のタイミングを適当に設定することにより、各行の蓄積期間を一定にした電子シャッタ動作を行うことができる。また、蓄積期間を蛍光灯フリッカのフリッカ周期と対応させることにより、フリッカによる画像品質の劣化を防止することが可能となる。さらにここでも、第1の実施形態と同様2本の垂直レジスタ13b及び13cをフレーム（フィールド）毎に切り替えて使用しているので、フレーム（フィールド）毎に垂直レジスタ13b及び13cによる初期化動作の開始タイミングを変化させ、各フレーム（フィールド）における蓄積期間を可変とすることができる。また、信号読み出し用の垂直レジスタ13aについても、2本がフレーム（フィールド）毎に切り替わって動作するような構成としてもよい。

【0028】読み出し動作及び初期化動作は水平ブランキング期間で行われるが、これらの動作は第1の実施形態で説明した図8の動作と基本的には同様であり、ここではこれらの動作の説明は省略する。水平ブランキング期間に垂直信号線に読み出された1行分の各画像信号（1列目からM列目の画像信号）は、図1に示したラインメモリ16に一旦蓄えられた後、水平有効期間に水平レジスタ17によって出力部18に順次読み出され、出力部18からバッファメモリに記憶される。図15は、図1に示したセンサブロックを用いて構成したカメラシステムの主要部の構成の一例を示したブロック図である。このカメラシステムには、例えば3板式のものが用

いられ、レンズ系を介して入射した光がプリズムによってRGBに色分解され、色分解された光がセンサブロック201(図1に示したセンサブロックと同様の構成を備えている)のイメージ部によって光電変換される。センサブロック201の構成や動作の詳細については、すでに説明した通りである。センサブロック201の出力部18(図1参照、CDS回路、AGC回路、A/D変換回路等からなる)からの信号は、記憶部(バッファメモリ)202に送られ、イメージ部の全領域(全画素)の画像情報が記憶される。このセンサブロック201から記憶部202へ画像信号を書き込む際のデータレート(図1のラインメモリ16から画像信号を読み出す際のデータレートに対応)は、手振れ補正を行わない場合のデータレートM1よりも高速のデータレートM2となっている。

【0029】手振れの検出は、手振れ検出部203によって行われる。この手振れ検出部203に用いる手振れセンサには例えば角速度センサが用いられ、角速度センサを垂直方向及び水平方向の2方向に配置して手振れを検出する。手振れ検出部203からの手振れ情報は、領域特定部204に送られる。この領域特定部204では、手振れ検出部203で検出した手振れ量に応じて実効画素領域を特定し、特定された実効画素領域に対応する記憶部202の記憶領域を指定する。すなわち、領域特定部204からの情報に基づき、記憶部202に記憶された全画素分の画像信号のうち、実効画素領域に含まれる各画素から得られる画像信号のみが、フレーム毎に記憶部202から選択的に読み出される。これにより、手振れ情報に応じた実効画素領域のみが画面上に表示されることになる。記憶部202から読み出された画像情報は、DSP等からなる処理ブロック205に入力する。この記憶部202からの読み出しのデータレートはM1でもM2でもよい。処理ブロック205では、記憶部202からの信号を受けて、種々の信号処理(AE(オートエクスポージャー)処理、AF(オートフォーカス)処理、AWB(オートホワイトバランス)処理、色信号処理等)等が行われる。また、この処理ブロック205では、表示部206(表示用モニタ等)に対するインターフェース制御や、記録部207(記録媒体は、EEPROM、MD、DVD、HDD等)に対するインターフェース制御等も行われる。さらに、この処理ブロック205からは、センサブロック201に対して制御信号等の送出も行われる。処理ブロック205で信号処理を行う際のデータレートはM1であり、記録部207で記録媒体へ画像信号を書き込み際のデータレートもM1となっている。

【0030】このように、本実施形態では、イメージ部から読み出された画像情報を記憶部に一旦記憶するとともに、手振れ情報に応じて実効画素領域を特定し、特定された実効画素領域の画像情報のみを選択的に記憶部か

ら読み出すようにしている。このように、画像情報を読み出した後に手振れ補正を行う場合、CMOSイメージセンサのライン読み出しという特徴を利用することにより、CCDイメージセンサの場合よりも高速で手振れ補正を行うことができる。すなわち、CMOSイメージセンサはライン読み出し方式であるため、1フレームの後半で読み出しが行われる行には被写体の移動情報が含まれている。そのため、例えば1フレームの画面を8×8の64分割にして動きベクトルの検出を行うと、後半の部分には動きベクトルの情報を含ませることができる。したがって、CMOSイメージセンサでは1画面目の画像処理を2画面目で行い、3画面目に手振れ補正した画像を表示することができる。これに対して、CCDイメージセンサはライン読み出し方式ではないため、1画面目と2画面目に読み出された画像情報によって初めて動きベクトルの検出を行うことができる。したがって、1画面目と2画面目の画像処理を3画面目に行い、4画面目に手振れ補正した画像を表示することになる。

【0031】このような理由から、画像情報を読み出した後に手振れ補正を行う場合、CMOSイメージセンサでは、ライン読み出しという特徴を利用して、CCDイメージセンサの場合よりも高速で手振れ補正を行うことができる。図16は、図1に示したセンサブロックを用いて構成したカメラシステムの主要部の構成の他の例を示したブロック図である。本例では、図15に示した手振れ検出部203を角速度センサ等を用いずに動き検出用LSIによって構成した例であり、手振れの検出はこの動き検出用LSIによって行われる。センサブロック201からの画像信号は、記憶部202に入力するとともに、手振れ検出部203を構成する動き検出用LSIにも入力している。動き検出用LSIに入力した画像信号からは、BPF(バンドパスフィルタ)211により、動きベクトルの検出に必要な周波数成分が抽出される。BPFからの出力は代表点メモリ212及び相関演算部213に入力し、さらに相関演算部213の出力は動きベクトル検出部214に入力しており、代表点マッチング法によって動きベクトルが検出される。以後の基本的な動作については、図15に示した動作と同様である。

【0032】本例では、センサブロック201から記憶部202へ画像信号を書き込む際のデータレート、動き検出用LSI203でのデータレートはM2であり、処理ブロック205で信号処理を行う際のデータレート、記録部207で記録媒体へ画像信号を書き込む際のデータレートはM1となっている。このように、本実施形態では、領域特定部で特定される領域よりも広い領域からの画像情報を予め読み出しておくため、読み出された画像情報を用いて手振れ情報の取得等を行うことができ、角速度センサ等の手振れセンサを用いなくても効果的に手振れ補正を行うことができる。図17は、すでに説明

したイメージ部及びその周辺回路と処理ブロック等を1チップ上に集積化した場合の例を示したものである。イメージ部311、システムジェネレータ312、垂直レジスタ313（読み出し用レジスタが1個、初期化用レジスタが2個で構成されている）、パルスセクタ314、タイミングジェネレータ315、ラインメモリ316（ここでは、カラムA/D回路とする）、水平レジスタ317等の基本的な機能は、図1に示したセンサブロックとほぼ同様である。また、処理ブロック321（DSP等によって構成される）についても、その基本的な機能はすでに説明した処理ブロックとほぼ同様であるが、本例では、処理ブロック321が手振れ検出機能をも備えている。

【0033】本例では、ラインメモリ316からデジタル信号として出力される画像信号が、バッファ322を介して処理ブロック321及びメモリ323に入力する。処理ブロック321では、数フレーム分の画像信号に基づいて演算処理を行い、その演算結果から手振れ量（垂直方向及び水平方向の手振れ量）を算出し、算出結果に基づいてメモリ323の記憶領域を指定する。メモリ323には全画素分の画像情報が記憶されており、処理ブロック321によって記憶領域を指定することにより、実際に画面上に表示される実効画素領域の画像情報が、バッファ324を介して外部に出力される。本例では、バッファ322から出力される画像信号のデータレート、処理ブロック321で信号処理を行う際のデータレートはM2であり、メモリ323からバッファ324を介して外部に出力される信号のデータレートはM1となっている。なお、本実施形態は、インタレース動作を行うNTSC/PAL方式やDV方式にも、次世代TVと言われるプログレッシブ動作のATVにも適用することが可能である。以上、本発明の実施形態を説明したが、本発明は上記実施形態に限定されるものではなく、その趣旨を逸脱しない範囲内において種々変形して実施することが可能である。

【0034】

【発明の効果】本発明によれば、CMOS型の固体撮像装置を用いた場合に、効果的な手振れ補正を行うことが可能となる。

【図面の簡単な説明】

【図1】本発明の第1及び第2の実施形態におけるセンサブロックの構成例を示したブロック図。

【図2】図1に示したセンサブロックのイメージ部を構成する単位セルの構成例を示した電気回路図。

【図3】図1に示したセンサブロックのイメージ部に対応するイメージ領域の構成例を模式的に示した図。

【図4】本発明の第1の実施形態における垂直方向の動作についてその一例を示した説明図。

【図5】本発明の第1の実施形態における垂直方向の動作の他の例について示した説明図。

【図6】本発明の第1の実施形態における垂直方向の動作の他の例について示した説明図。

【図7】本発明の第1の実施形態における垂直方向の動作の他の例について示した説明図。

【図8】本発明の第1の実施形態における水平ブランキング期間の動作の一例について示したタイミング図。

【図9】本発明の第1の実施形態における水平方向の動作についてその一例を示した説明図。

【図10】初期化用の垂直レジスタを1本としたCMOS型固体撮像装置において、各フレーム（フィールド）における蓄積期間を一定とした場合の動作タイミング図。

【図11】初期化用の垂直レジスタを1本としたCMOS型固体撮像装置において、各フレーム（フィールド）における蓄積期間を可変とした場合の動作タイミング図。

【図12】初期化用の垂直レジスタを2本としたCMOS型固体撮像装置において、各フレーム（フィールド）における蓄積期間を可変とした場合の動作タイミング図。

【図13】本発明の第1の実施形態におけるシステム構成について、その主要部の構成例を示したブロック図。

【図14】本発明の第2の実施形態における垂直方向の動作について、その一例を示した説明図。

【図15】本発明の第2の実施形態におけるシステム構成について、その主要部の構成の一例を示したブロック図。

【図16】本発明の第2の実施形態におけるシステム構成について、その主要部の構成の他の例を示したブロック図。

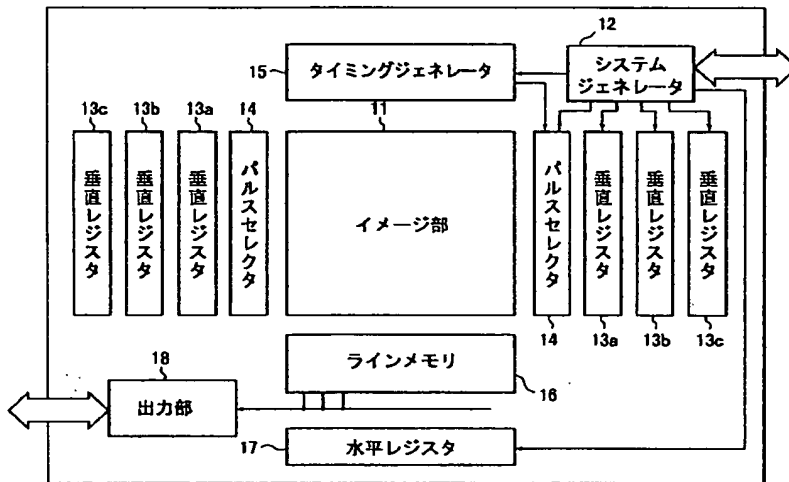
【図17】本発明の第2の実施形態において、イメージ部及びその周辺回路と処理ブロック等を1チップ上に集積化した場合の例を示したブロック図。

【符号の説明】

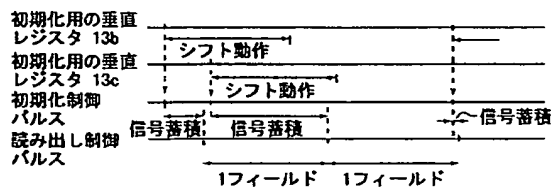
- 11、311…イメージ部
- 12、312…システムジェネレータ
- 13a、13b、13c、313…垂直レジスタ
- 14、314…パルスセクタ
- 15、315…タイミングジェネレータ
- 16、316…ラインメモリ
- 17、317…水平レジスタ
- 18…出力部
- 21…フォトダイオード
- 22…読み出しトランジスタ
- 23…増幅トランジスタ
- 24…アドレストランジスタ
- 25…リセットトランジスタ
- 26…検出部
- 27…垂直信号線
- 28…読み出し制御線

- 29…アドレス制御線
 30…リセット制御線
 31…電源線
 101、201…センサブロック
 102、203…手振れ検出部
 103、204…領域特定部
 104、205…処理ブロック
 105、206表示部
 106、207…記録部
 202…記憶部
 211…バンドパスフィルタ
 212…代表点メモリ
 213…相関演算部
 214…動きベクトル検出部
 321…処理ブロック
 322、324…バッファ
 323…メモリ

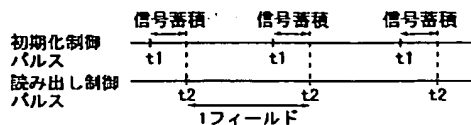
【図1】



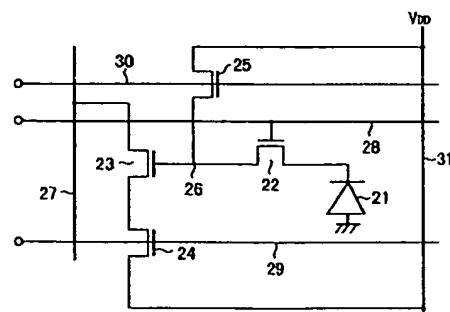
【図2】



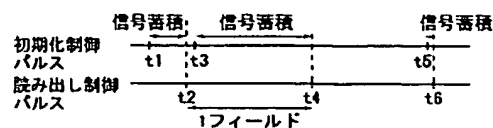
【図10】



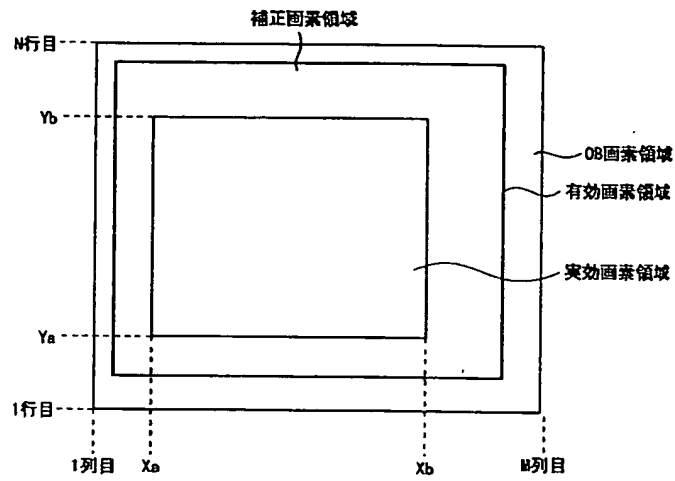
【図5】



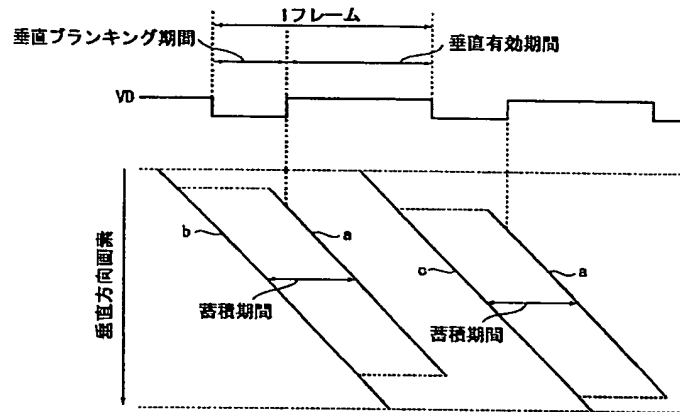
【図11】



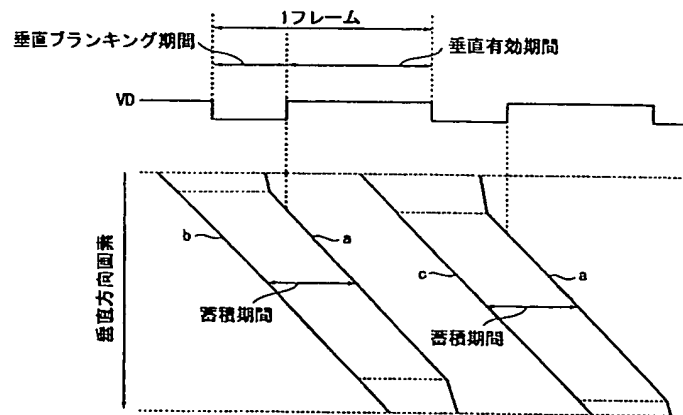
【図3】



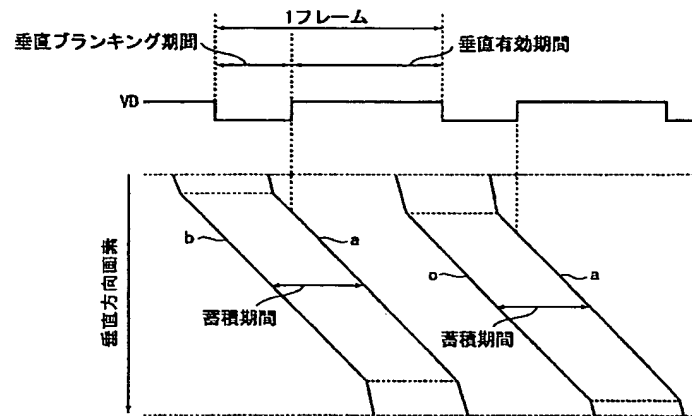
【図4】



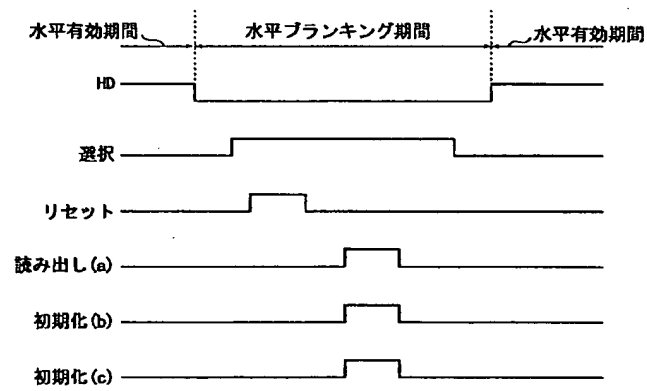
【図6】



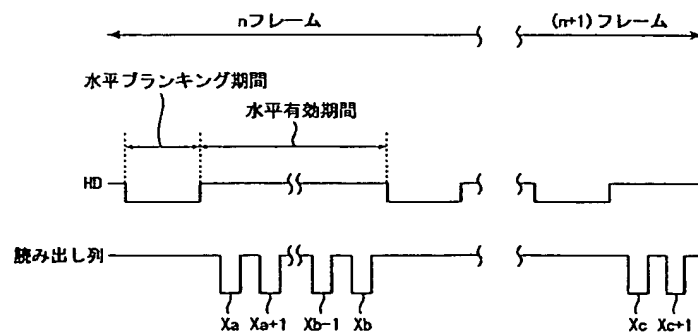
【図7】



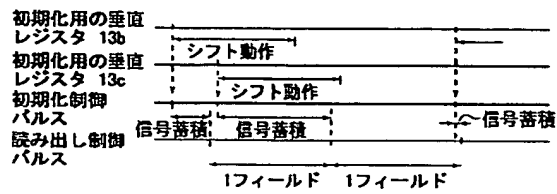
【図8】



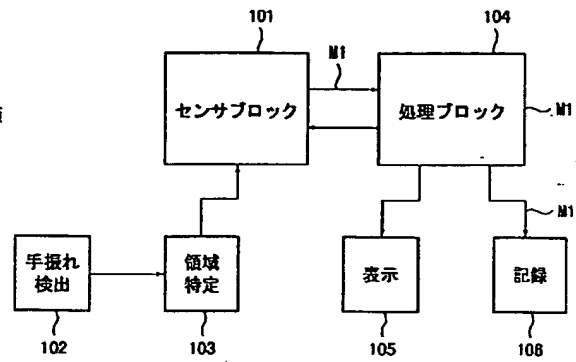
【図9】



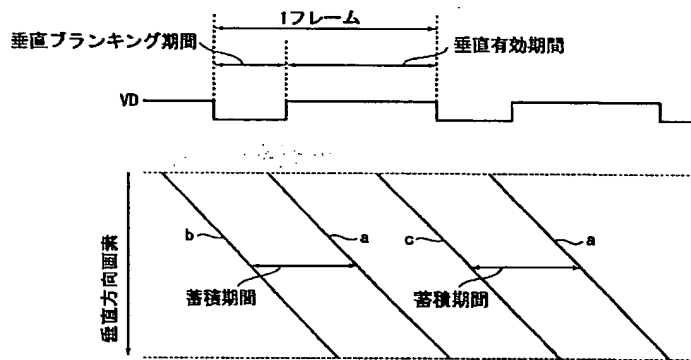
【図12】



【図13】



【図14】



【図15】

